

AI 데이터센터용 48 V POL 직렬 커패시터 벡 컨버터의 상간 LC 진동 저감을 위한 차동 듀티 제어 기법

서주형, 최성진

울산대학교 대학원 전기전자컴퓨터공학과

Differential-Duty Control for Mitigating Interphase LC Oscillation in 48-V POL Series-Capacitor Buck Converters for AI Data Centers

Ju-Hyeong Seo, Sung-Jin Choi

Department of Electrical, Electronic, and Computer Engineering, University of Ulsan
Ulsan, 44610, South Korea

ABSTRACT

2상 직렬 커패시터 벡 컨버터는 대전류 저전압 전력 전달에 적합하지만, 효율 향상을 위해 도통 경로 저항을 줄이면 고유 감쇠가 약화되어 상간 링잉이 지속될 수 있다. 본 논문은 이러한 상간 진동을 억제하기 위해 가상 저항을 모사하는 외란 감지형 차동 듀티 제어 기법을 제안한다. 제안 기법은 평균 듀티 명령을 유지한 채 두 상의 차이 성분만 조절하여 상간 공진을 능동적으로 감쇠시키며, 평균 모델을 통해 안정적인 복원 동작을 위한 이득 한계를 제시한다. 또한 스택 노드 전압 편차 기반 에너지 트리거와 히스테리시스를 적용하여 외란 발생 시에만 제어가 동작하도록 하였다. 48 V에서 60 V로의 입력 전압 계단 변화에 대한 200 kHz 스위칭 모델 시뮬레이션 결과, 제안 기법은 스택 노드 전압 링잉을 빠르게 감쇠시키고 두 상의 전류 균형을 빠르게 회복함을 확인하였다.

1. 서론

직렬 커패시터 벡 컨버터는 높은 전력 밀도와 유리한 소자 전압 부담 분포로 인해 대전류 저전압 전력 전달에 적합하다. 그러나 효율 향상을 위해 낮은 직류 저항의 인덕터와 낮은 도통 저항의 MOSFET을 사용하면, 도통 경로 저항이 감소하면서 회로 자체의 고유 감쇠 능력도 약화된다.^[1] 이로 인해 입력 전압 또는 부하가 급격히 변할 때 두 상 사이의 차이 성분에서 LC 공진이 발생하고, 지속적인 상간 링잉과 순환전류, 플라이킹 커패시터 전압 리플 부담이 증가할 수 있다. 기존의 플라이킹 커패시터 전압 추종 및 균형 제어 방식은 상간 진동을 억제할 수 있지만, 추가 제어 루프와 상별 구동이 필요하며 과도 상태 이후에도 동작할 경우 도통 손실 증가를 초래할 수 있다. 본 논문은 2상 직렬 커패시터 벡 컨버터에서 상간 진동을 빠르게 감쇠시키기 위해, 차이 성분 동특성에 가상 저항을 모사하는 외란 감지형 차동 듀티 제어 기법을 제안한다. 제안 기법은 전체 출력 전압을 조절하는 공통 듀티 명령을 변경하지 않고도 상간 링잉을 효과적으로 억제할 수 있다.

2. 2상 직렬 커패시터 벡 컨버터 동특성

그림 1의 2상 직렬 커패시터 벡 컨버터를 고려한다. 두 상의 인덕터는 동일한 L 을 가지며, 하나의 플라이킹 커패시터 C_1 이

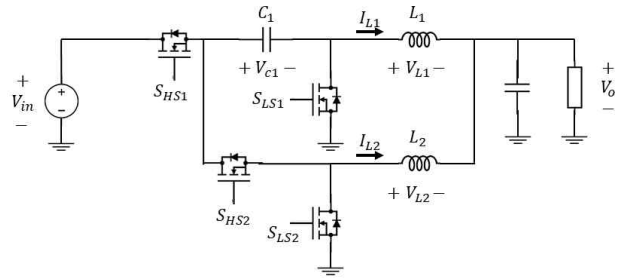


그림 1 2상 직렬 커패시터 벡 컨버터 회로도

내부 스택 노드 전압 V_{C1} 을 형성한다. 이상적인 균형 동작에서 이 노드는 입력 전압의 중간값인 $V_{IN}/2$ 에 위치하므로, 스택 노드 편차와 상간 전류 불균형을 수식 (1)과 같이 정의한다.

$$\tilde{v} = V_{C1} - \frac{V_{IN}}{2}, \quad x = I_{L1} - I_{L2}, \quad D_{cm} = \frac{D_1 + D_2}{2}. \quad (1)$$

여기서 $\tilde{v}$ 는 스택 노드 전압이 중간점으로부터 벗어난 정도를 나타내며, x 는 각 인덕터 전류의 불균형을 나타낸다. 두 상에 동일한 듀티가 인가된다고 가정하면 다음과 같은 차동 성분의 동특성을 얻을 수 있다.

$$L\dot{x} = -Rx - 2D_{cm}\tilde{v}, \quad C_1\dot{\tilde{v}} = D_{cm}x. \quad (2)$$

수식 (2)는 상간 전류 불균형 x 와 스택 노드 전압 편차 $\tilde{v}$ 가 서로 에너지를 주고받으며 공진을 형성함을 보여준다. 특히 R 은 스위치 도통 저항, 인덕터 권선 저항, 커패시터 등가 직렬 저항 등을 포함하는 직렬 저항이며, 자연 감쇠를 결정한다.

수식 (2)로부터 상간 자연 공진을 수식 (3)과 같은 2차 시스템으로 표현할 수 있다.

$$\ddot{x} + \frac{R}{L}\dot{x} + \frac{2D_{cm}^2}{LC_1}x = 0. \quad (3)$$

따라서 상간 공진의 감쇠는 R/L 에 의해 결정되며, 2% 정착 시간은 수식 (4)와 같이 근사된다.

$$t_{settle, 2\%} \approx \frac{2L}{R} \ln(50). \quad (4)$$

이는 효율 향상을 위해 도통 경로 저항 R 을 줄일수록 상간 공진의 자연 감쇠가 느려지고, 입력 또는 부하 과도 상태 이후 링잉이 오래 지속될 수 있음을 의미한다.

3. 차동 듀티 기반 가상 저항 주입 기법

앞 절에서 보인 자연 상간 공진은 회로의 유효 직렬 저항 R 에 의해서만 약하게 감쇠된다. 본 논문에서는 공통 듀티 명령을 변경하지 않고 상간 진동만 감쇠시키기 위해, 두 상의 듀티를 공통 성분과 차동 성분으로 나누어 다음과 같이 정의한다.

$$D_1 = D_{cm} + u, \quad D_2 = D_{cm} - u \quad (5)$$

여기서 D_{cm} 은 전체 출력 동작을 결정하는 공통 듀티이며, u 는 두 상 사이의 차이를 조절하기 위해 추가되는 차동 듀티 성분이다. 제안 기법은 상간 전류 불균형에 비례하여 다음과 같은 차동 듀티를 주입한다.

$$u = -k_i \hat{x}, \quad k_i > 0 \quad (6)$$

이때 $\hat{x}$ 는 추정된 상간 전류 불균형이며, k_i 는 가상 저항의 크기를 결정하는 이득이다. 제어가 포화되지 않고 $\hat{x} = x$ 라고 가정하면, 차동 성분의 폐루프 동특성은 수식 (7)과 같이 근사된다.

$$\ddot{x} + \left(\frac{R}{L} + \frac{V_{IN}}{L} k_i \right) \dot{x} + \left(\frac{2D_{cm}^2}{LC_1} - \frac{4D_{cm}I_{cm}}{LC_1} k_i \right) x = 0 \quad (7)$$

위 식에서 감쇠항은 기존의 R/L 에서 $(R + V_{IN}k_i)/L$ 로 증가한다. 따라서 제안된 차동 듀티 제어는 차동 성분 동특성에 $V_{IN}k_i$ 에 해당하는 가상 저항을 추가한 것처럼 동작한다. 다만 안정적인 복원 특성을 유지하기 위해서는 강성항이 양수로 유지되어야 하므로, 이득은 수식 (8)을 만족해야 한다.

$$k_i < \frac{D_{cm}}{2I_{cm}} = \frac{D_{cm}}{I_o} \quad (8)$$

이 조건을 만족하는 범위에서 제안 기법이 동작하면, 2% 정착 시간은 다음과 같이 근사된다.

$$t_{settle, 2\%} \approx \frac{2L}{R + V_{IN}k_i} \ln(50) \quad (9)$$

따라서 k_i 를 증가시키면 유효 감쇠가 커져 상간 링잉을 더 빠르게 억제할 수 있다. 그러나 k_i 가 너무 커지면 복원항이 약해지거나 불안정해질 수 있으므로, 위의 이득 경계를 만족하는 범위에서 설계해야 한다.

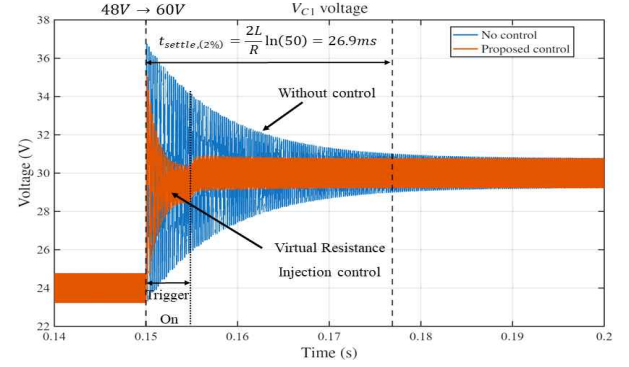
4. 시뮬레이션 결과

제안 기법의 효과를 검증하기 위해 200 kHz로 동작하는 2상 직렬 커패시터 벡 컨버터의 스위칭 모델 시뮬레이션을 수행하였다. 주요 시뮬레이션 조건은 표 1에 정리하였으며, 입력 전압을 48 V에서 60 V로 계단적으로 변화시켜 상간 진동을 유도하였다. 비교 대상은 차동 듀티 제어를 적용하지 않은 경우와 제안한 이벤트 트리거형 가상 저항 주입 기법을 적용한 경우이다.

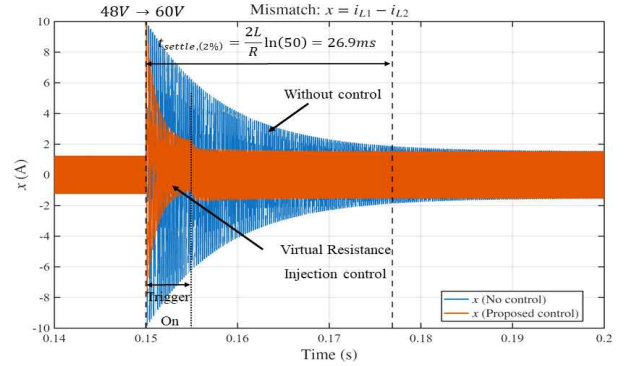
시뮬레이션 결과, 차동 듀티 제어를 적용하지 않은 경우에는 입력 전압 변화로 인해 플라이잉 커패시터의 전하 균형이 교란되면서 스택 노드 전압에 큰 오버슈트와 언더슈트가 발생하였고, 두 상의 인덕터 전류 차이도 천천히 감쇠하였다. 반면 제안 기법을 적용한 경우에는 상간 진동 성분이 빠르게 감쇠되어 스택 노드 전압이 새로운 균형 전압으로 안정적으로 수렴하였고, 두 상의 전류 불균형 또한 무제어 조건에 비해 빠르게 0으로 수렴하였다. 이는 제안한 차동 듀티 제어가 입력 과도 상태에서 상간 링잉을 효과적으로 감쇠시키고, 균형 잡힌 전류 분담을 빠

표 1 시뮬레이션 파라미터

Parameter	Value	Parameter	Value
L_1, L_2	$10 \mu H$	Mosfet R_{on}	$0.48 m\Omega$
V_{IN}	$48 V \rightarrow 60 V$	C_1	$10 \mu F$
인덕터 DCR	$1.95 m\Omega$	부하 전류	$30 A$



(a)



(b)

그림 2 입력 전압 계단 변화 $V_{IN}: 48 V \rightarrow 60 V$ 에 대한 2상 직렬 커패시터 응답. (a) 플라이잉 커패시터 C_1 전압. (b) 인덕터 전류 불일치 크게 회복시킴을 보여준다.

4. 결론

본 논문은 2상 직렬 커패시터 벡 컨버터의 상간 진동을 감쇠하기 위해, 가상 저항을 모사하는 이벤트 트리거형 차동 듀티 제어 기법을 제시하였다. 제안 기법은 공통 듀티 명령을 변경하지 않고 두 상 사이의 차이 성분만 조절함으로써 상간 진동의 감쇠를 증가시킨다. 스위칭 모델 시뮬레이션 결과, 입력 전압 과도 상태에서 발생한 스택 노드 전압 링잉과 전류 불균형이 기존 무제어 조건보다 빠르게 감쇠됨을 확인하였다.

이 성과는 정부(과학기술정보통신부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임 (RS-2026-25479972)

참고 문헌

- [1] P. Wang et al., "Interphase LC Resonance and Stability Analysis of Series-Capacitor Buck Converters," IEEE Trans. Power Electron., vol. 38, no. 5, pp. 5680 - 5687, May 2023.

AI 데이터센터용 48 V POL 직렬 커패시터 벅 컨버터의 상간 LC 진동 저감을 위한 차동 듀티 제어 기법

서주형* 최성진**

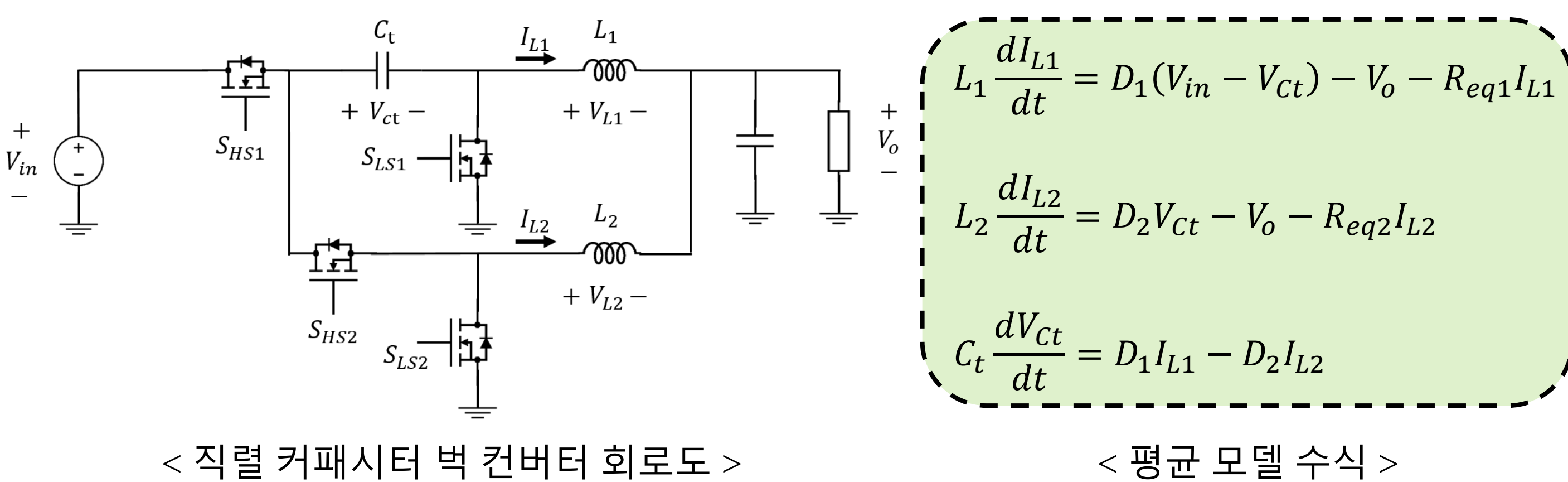
*chris3342@mail.ulsan.ac.kr **sjchoi@ulsan.ac.kr
울산대학교 대학원 전기전자컴퓨터공학과

1. 요약

- 직렬 커패시터 벅 컨버터는 다상 벅 컨버터에 비해 **더 높은 듀티비율**
- 각 소자에 걸리는 **전압 스트레스가 더 낮으므로** 48 V를 1 V 미만으로 낮추는 데이터센터 Point-of-Load 컨버터에 사용하기 적합
- 그러나 입력 전압이나 듀티비율이 갑자기 변하게 되는 경우, 커패시터 전하 균형이 깨지며 **상간 진동이 발생, 소자 스트레스가 증가**
- 본 논문은 각 상에 **차동 듀티**를 주입하여 상간 가상 저항을 통해 **상간 진동을 감소하는 제어 기법**을 제안

2. 직렬 커패시터 벅 컨버터 동특성 분석

직렬 커패시터 벅 컨버터의 평균 모델



< 직렬 커패시터 벅 컨버터 회로도 >

< 평균 모델 수식 >

공통 모드와 차동 모드 성분 정의

구분	공통 모드 성분	차동 모드 성분
전류	$I_{cm} = \frac{1}{2}(i_{L1} + i_{L2}) = \frac{I_o}{2}$	$\dot{x}_1 = i_{L1} - i_{L2}$
듀티	$D_{cm} = \frac{1}{2}(D_1 + D_2)$	$u_1 = \frac{1}{2}(D_1 - D_2)$

* $D_1 = D_{cm} + u_1$
* $D_2 = D_{cm} - u_1$

공통 모드 동특성 분석 (차동 듀티 적용 전)

- $u_1 = 0$ 일때 2차 시스템 모델 ($L_1 = L_2 = L$, $R_{eq1} = R_{eq2} = R_{eq}$ 가정)

$$\ddot{x}_1 + \frac{R_{eq}}{L} \dot{x}_1 + \frac{2D_{cm}^2}{LC_t} x_1 = 0$$

$$\omega_n = D_{cm} \sqrt{\frac{2}{LC_t}}$$

$$\zeta = \frac{R_{eq}}{2L\omega_n} = \frac{R_{eq}}{2D_{cm}} \sqrt{\frac{C_t}{2L}}$$

- 각 상 인덕터 **평균 전류의 불균형**으로 인해 직렬 커패시터 전하 균형이 무너져 **진동 발생**
- 진동은 컨버터의 내부 저항, 인덕터, 직렬 커패시터, 듀티에 의존
- 내부 저항이 작을수록 ζ 가 작아지므로 **진동 심화**
- 하지만 고효율을 위해서는 내부 저항이 작을수록 유리

차동 듀티를 적용한 동특성 (제안 방법)

- 차동 듀티를 이용해 **가상 저항을 주입하는 방식**을 제안
 - $u_1 = -k_i \hat{x}_1$ 일때 2차 시스템 모델 ($\hat{x}_1$: 각 상 인덕터 전류의 차이를 추정한 값)
- $$\ddot{x}_1 + \frac{R_{eq}}{L} \dot{x}_1 + \frac{2D_{cm}^2}{LC_t} x_1 = \frac{V_{in}}{L} \dot{u}_1 - \frac{4D_{cm}I_{cm}}{LC_t} u_1$$
- 추정 값과 실제 값의 오차가 거의 없다고 가정 ($\hat{x}_1 \approx x_1$, $u_1 \approx -k_i x_1$, $\dot{u}_1 \approx -k_i \dot{x}_1$)

$$\ddot{x}_1 + \left(\frac{R_{eq} + V_{in}k_i}{L} \right) \dot{x}_1 + \frac{2(D_{cm}^2 - 2D_{cm}I_{cm}k_i)}{LC_t} x_1 = 0$$

• **가상의 저항 $V_{in}k_i$ 이 추가된 효과**

$$\omega_{n,cl} = \sqrt{\frac{2(D_{cm}^2 - 2D_{cm}I_{cm}k_i)}{LC_t}}$$

$$\zeta_{cl} = \frac{R_{eq} + V_{in}k_i}{2L\omega_{n,cl}}$$

- k_i 의 범위 및 값 선정 ($\zeta = 0.707$: 최적 감쇠비 기준)

$$D_{cm}^2 - 2D_{cm}I_{cm}k_i > 0 \rightarrow k_i < \frac{D_{cm}}{2I_{cm}} = \frac{D_{cm}}{I_o} \quad \therefore k_i = \gamma \frac{D_{cm}}{2I_{cm}}, 0 < \gamma < 1$$

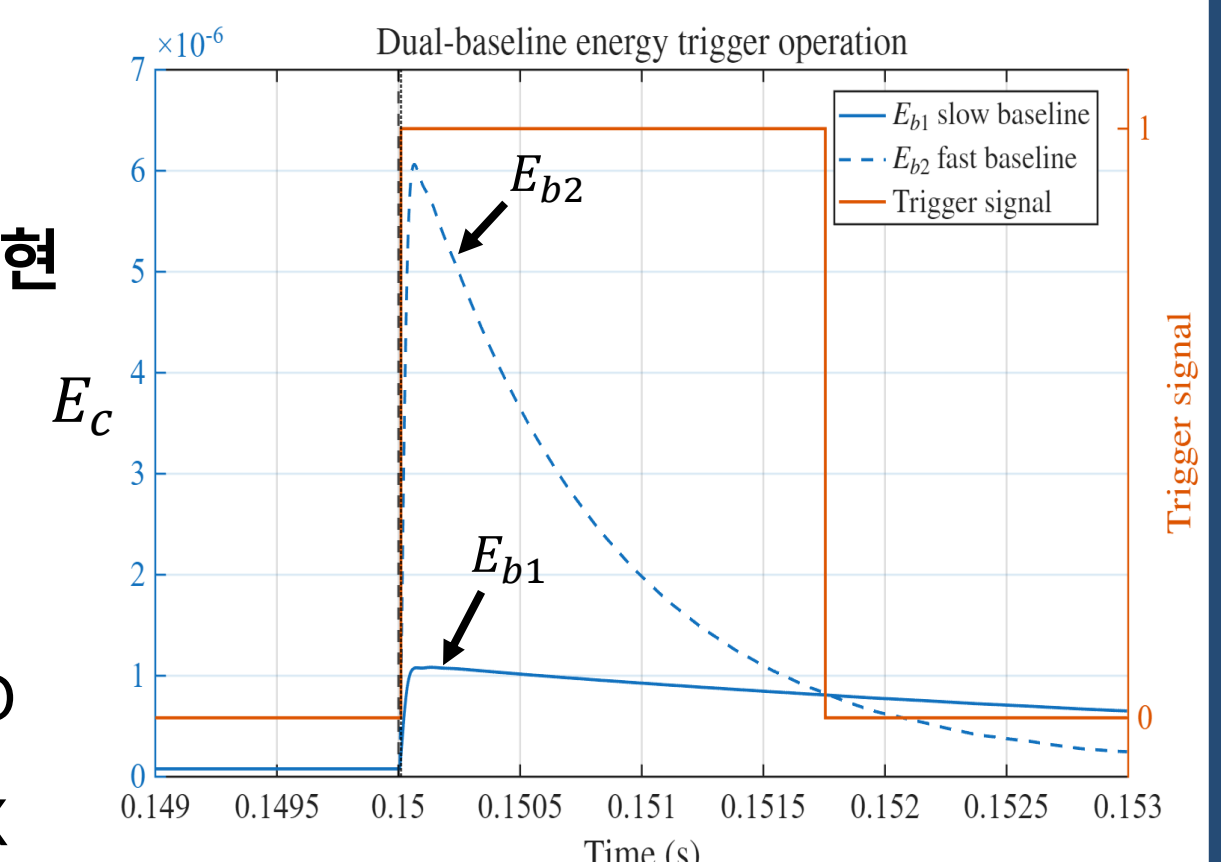
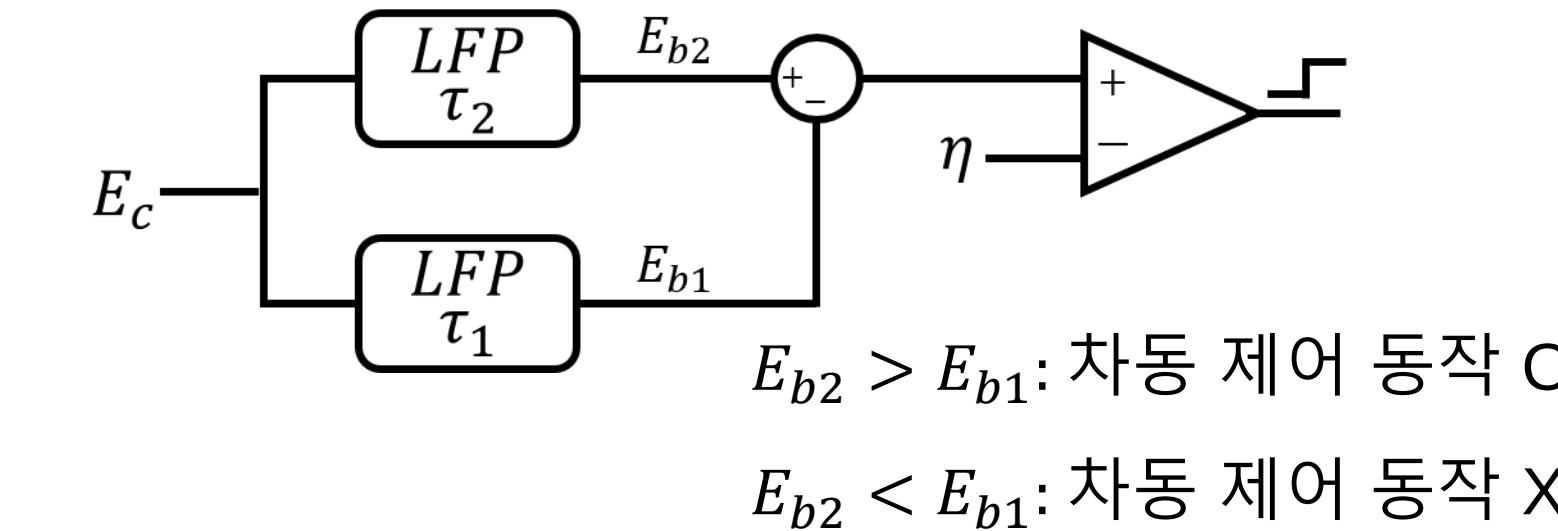
$$\zeta_{cl}(\gamma) = \frac{R_{eq} + \gamma \frac{V_{in}D_{cm}}{2I_{cm}}}{2LD_{cm}\sqrt{\frac{2(1-\gamma)}{LC_t}}} = 0.707$$

커패시터의 에너지를 이용한 이중 기준선 이벤트 트리거 방식

- 차동 성분의 지속적인 주입은 정상상태 효율을 악화
- 차동 성분인 $\tilde{v}_1$ 이 과도 구간에서 급격히 증가하는 현상을 이용

$$V_{Ct} = \frac{1}{2}V_{in} + \tilde{v}_1 \rightarrow E_c \approx \frac{1}{2}C_t|\tilde{v}_1|^2 \quad \left(\frac{\tilde{v}}{V_{in}} \ll 1 \text{ 일때} \right)$$

- 시정수가 다른 두 필터를 사용하여 이중 기준선 구현



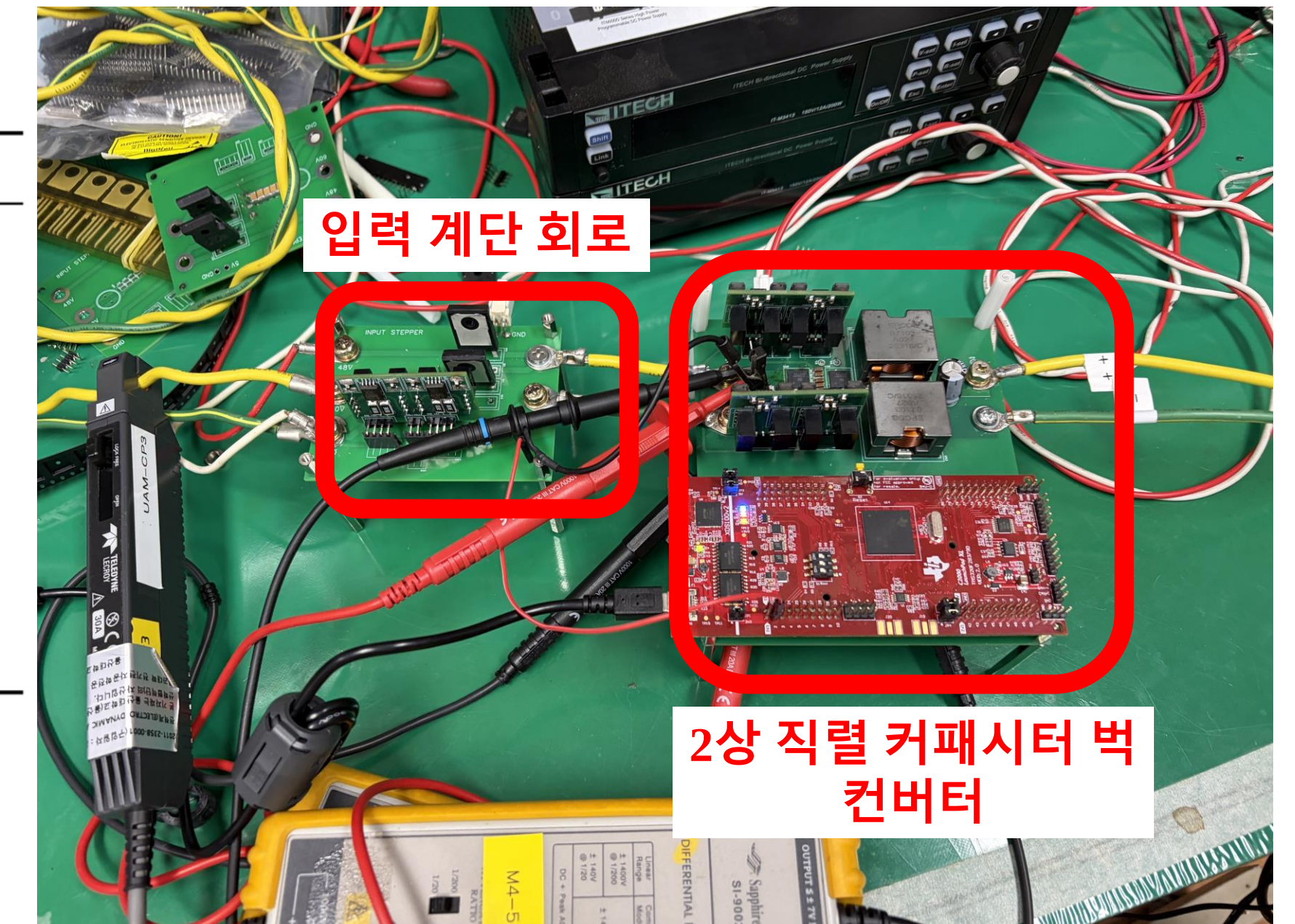
3. 시뮬레이션 및 하드웨어 결과

직렬 커패시터 벅 컨버터 회로 하드웨어 구현

- 직렬 커패시터 벅 컨버터와 계단 입력 구현을 위한 입력 계단 회로 구현

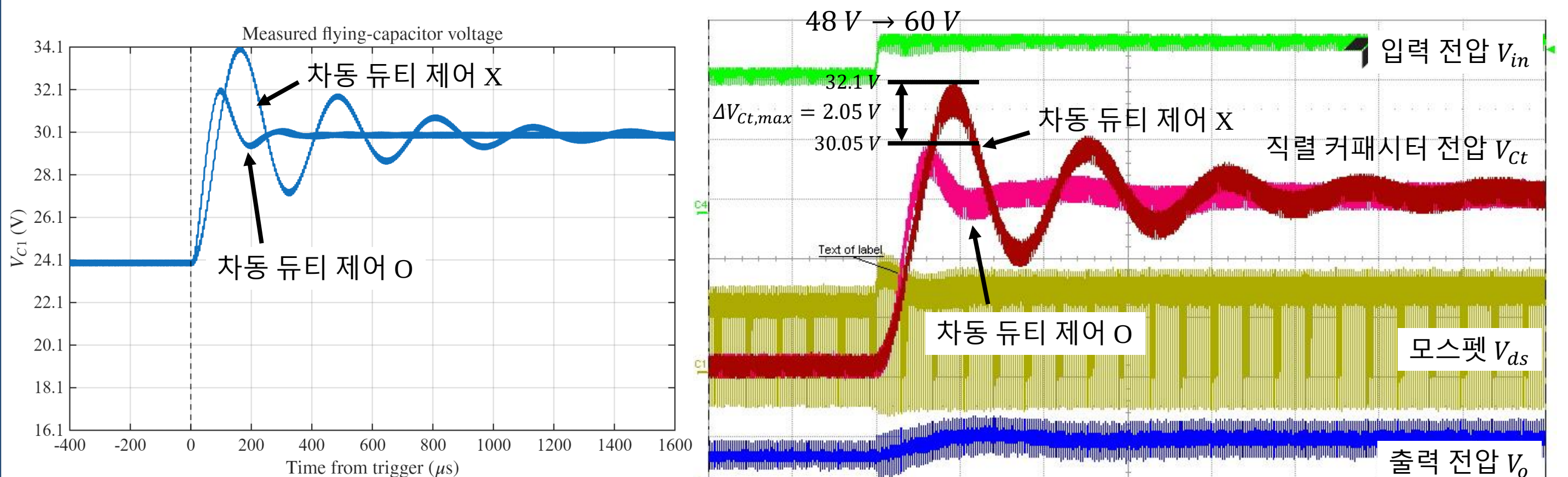
표 1
주요 하드웨어 파라미터

파라미터	기호	값
입력 전압 범위	V_{in}	48 V → 60 V
입력 전이 시간	t_r	10 μ s
입력 전압 변화율	dV_{in}/dt	1.2 V/ μ s
스위칭 주파수	f_s	200 kHz
상 인덕턴스	L	5.1876 μ H
플라잉 커패시턴스	C_t	10 μ F
공칭 CM 듀티	D_{cm}	0.1
CM 전류	I_{cm}	5 A
유효 저항	R_{eq}	25.648 m Ω
마진 계수	γ	0.175



< 하드웨어 구성 >

시뮬레이션 및 하드웨어 결과 파형 (출력 제어루프는 개루프 제어)



< 시뮬레이션 결과 파형 >

< 하드웨어 결과 파형 >

- 제어가 동작하지 않은 파형을 이용하여 실제 내부 저항과 인덕터 값을 역산
- 직렬 커패시터 C_t 는 이상적으로 10 μ F 이하 가정
→ $R_{eq} = 25.648\text{m}\Omega$, $C_t = 10\mu\text{F}$, $L = 5.1876\mu\text{H}$
- 이후 $\zeta_{cl} = 0.707$ 가 되는 γ 값을 계산 → $\gamma = 0.175$
- 시뮬레이션 결과와 하드웨어 파형을 통해 제안하는 **제어 방식이 유효함**을 확인
- 제안하는 제어 방식은 과도 구간 직렬 커패시터의 최대 전압을 **2.05 V 감소**
- 오버슈트를 15.05%에서 7.71%로 약 **48.8% 저감하며 진동 효과적으로 억제**

4. 결론

- 직렬 커패시터 벅 컨버터의 상간 진동 동특성을 공통 모드와 차동 모드로 나눠서 분석
- 차동 듀티를 주입 시 가상 저항이 추가된 효과가 있음을 이론적으로 증명
- 48 V/2.4 V 급 **시뮬레이션 및 하드웨어 파형**으로 제안 알고리즘 검증
- 차동 커패시터의 에너지와 서로 다른 시정수를 가지는 필터를 사용하여 과도 구간에서만 동작하는 **이벤트 트리거 방식** 구현
- 커패시터 전압 및 MOSFET의 전압 **스트레스를 줄일 수 있음**을 확인
- 향후 출력 전압 제어 루프를 추가 후 하드웨어 검증 예정