

양방향 Ćuk 컨버터 기반 배터리 셀 밸런싱 회로의 손실-밸런싱 시간 Trade-off 분석

안승준, 최성진

울산대학교

Trade-off Analysis Between Power Loss and Balancing Time in a Bidirectional Ćuk Converter-Based Cell Balancing Circuit

Seung-jun Ahn, Sung-jin Choi

University of Ulsan

ABSTRACT

리튬이온 배터리 팩에서 셀 간 전압 및 SOC 불균형은 가용 용량 감소와 수명 저하를 유발하므로 효과적인 셀 밸런싱 기법이 요구된다. 양방향 Ćuk 컨버터는 낮은 전류 리플 특성으로 인해 액티브 셀 밸런싱에 적합하다. 그러나 수동소자 변화에 따른 손실-밸런싱 시간 Trade-off를 정량적으로 분석한 연구는 제한적이다. 본 논문에서는 Z 고정 조건에서 인덕턴스 sweep을 수행하고, PLECS 시뮬레이션 기반으로 손실-밸런싱 시간 trade-off를 분석하였다. 또한 요구 밸런싱 시간 조건에서 최소 손실을 만족하는 최적 설계점을 제시하였다.

1. 서론

전기차 및 에너지저장시스템(ESS)에 사용되는 리튬이온 배터리 팩은 다수의 셀을 직렬 연결하여 구성된다. 셀 간 SOC 불균형은 배터리 팩의 성능 및 수명을 저하시킨다^[1]. 이에 따라 고효율 액티브 셀 밸런싱 기법에 대한 연구가 활발히 진행되고 있다. 양방향 Ćuk 컨버터는 입력 및 출력 전류가 모두 연속적인 특성을 가지므로 배터리 전류 리플을 효과적으로 저감할 수 있으며, 액티브 셀 밸런싱 응용에서 활발히 연구되고 있다^{[2],[3]}. 그러나 실제 셀 밸런싱 시스템에서는 수동소자 값에 따라 에너지 전달 속도와 회로 손실 특성이 동시에 변화하므로, 인덕턴스 및 커패시턴스 변화가 밸런싱 시간과 손실에 미치는 상호 Trade-off 관계를 정량적으로 분석한 연구는 제한적이다.

따라서 본 논문에서는 양방향 Ćuk 컨버터 기반 셀 밸런싱 회로의 손실 특성과 밸런싱 시간 간의 trade-off를 정량 분석하고, 요구 밸런싱 시간 조건을 만족하는 최적 수동소자 설계 방법을 제시한다.

2. 시스템 구성 및 손실 모델

2.1 양방향 Ćuk 컨버터 셀 밸런싱 구조

그림 1은 양방향 Ćuk 컨버터 기반 2셀 직렬 밸런싱 회로를 나타낸다. 두 셀 사이에 컨버터가 위치하며, SOC가 높은 셀에서 낮은 셀 방향으로 에너지를 전달한다. 스위칭 주파수는 $f_s = 20kHz$ 이며, $Z = 1\Omega$ 을 고정한 조건에서 L 값을 변화시켜 설계점을 탐색한다. Z 를 고정함으로써 필터 특성 변화 영향을 배제하고, 인덕턴스 변화에 따른 손실 및 밸런싱 시간 특성을 독립적으로 분석하였다. 배터리는 1RC 테브낭 등가회로로 모델링하였으며, EIS 데이터로부터 추출한 SOC 의존 파라미터 (R_0, R_1)를 look-up table로 구현하였다^[4].

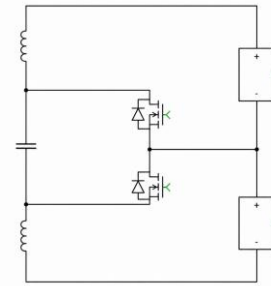


그림 1. 양방향 Ćuk 컨버터 기반 2셀 직렬 밸런싱 회로도
Fig. 1. 2-cell series balancing circuit based on bidirectional Ćuk converter topology.

2.2 손실 모델

총 손실 P_{total} 은 식 (1)과 같이 크게 4가지 성분으로 분해된다.

$$P_{total} = P_{sw} + P_L + P_C + P_{bat} \quad \dots (1)$$

스위칭 손실 P_{sw} 은 MOSFET 전압 및 전류의 중첩 구간 평균값으로 계산된다. 인덕터 도통 손실 P_L 및 커패시터 손실 P_C 는 각각 Root Mean Square(RMS) 전류와 기생 저항의 곱으로 정의되며, 배터리 내부저항 손실 P_{bat} 은 식 (2)과 같이 표현된다.

$$P_{bat} = I_{bat,rms}^2 \cdot R_0 \quad \dots (2)$$

여기서 인덕터 DCR (DC Resistance) R_{DCR} , 커패시터 ESR (Equivalent Series Resistance) R_{ESR} 은 각각

Würth WE – PD 시리즈 및 Nichicon UHE 25V 시리즈 데이터시트를 기반으로 설정하였다.

3. 시뮬레이션 결과

3.1 시뮬레이션 조건

PLECS 기반 시뮬레이션을 수행하였으며 주요 파라미터는 표 1과 같다.

표 1. 시뮬레이션 파라미터

Table 1. Simulation parameters used in the PLECS model.

Parameter	Value
Battery capacity	2.6 Ah
Nominal voltage	3.7 V
Switching frequency, fs	20 kHz
Characteristic impedance, Z	1 Ω
Initial SOC (Cell 1 / Cell 2)	60% / 55%
Battery int. resistance, R0	80.8 m Ω

3.2 손실 분해 결과

표 2는 $Z = 1\Omega$ 고정 조건에서 L 값에 따른 손실 분해 결과를 나타낸다. 인덕턴스 증가에 따라 전류 리플과 RMS 전류가 감소하여 전체 손실이 감소하였다. 특히 소형 L 영역에서는 Z 고정 조건에 의해 상대적으로 높은 ESR의 소형 커패시터가 요구되어 P_C 가 전체 손실의 대부분을 차지하며, 커패시터 ESR이 지배적 설계 변수로 작용함을 의미한다.

표 2. L 값에 따른 손실 분해 결과

Table 2. Loss breakdown according to inductance variation.

L [μ H]	P_{sw} [mW]	P_L [mW]	P_C [mW]	P_{bat} [mW]	P_{total} [mW]
10	1665	841	4583	1390	8479
22	357	203	752	252	1564
47	139	66	165	54	424
100	14.3	16.8	25.5	12.3	69
220	6.6	7.9	2.8	2.5	20
470	0.7	4.1	0.5	0.6	6

3.3 손실-밸런싱 시간 Trade-off 분석

그림 2는 L 값 변화에 따른 P_{total} 과 밸런싱 완료 시간 t_{bal} 의 trade-off 관계를 나타낸다. L이 증가할수록 P_{total} 은 감소하나 t_{bal} 은 증가하는 상반된 경향이 나타나며, 이는 L 증가에 따른 RMS 전류 감소(손실 감소)와 에너지 전달 속도 저하(밸런싱 시간 증가)가 동시에 발생하기 때문이다.

최적 설계점 L^* 은 시스템 요구 밸런싱 시간 제약 T_{req}

하에서 P_{total} 을 최소화하는 값으로 정의된다. 예를 들어 $T_{req} = 60$ 분 조건에서는 해당 조건을 만족하는 설계점 중 P_{total} 이 최소인 $L^* = 100\mu H, C^* = 100\mu F$ 가 최적 설계점으로 선정된다. 이와 같이 제안된 Trade-off 분석은 시스템 요구 조건에 따라 수동소자를 체계적으로 선정할 수 있는 정량적 설계 지침을 제공한다.

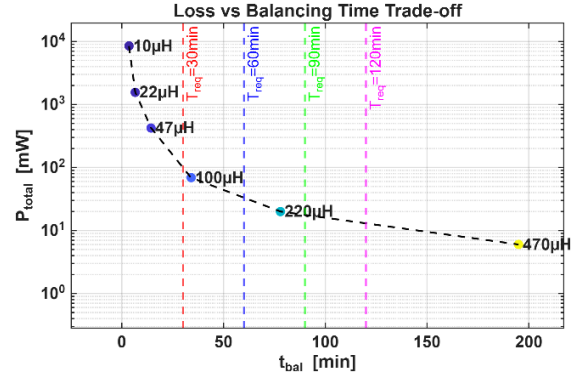


그림 2. 인덕턴스 변화에 따른 손실-밸런싱 시간 Trade-off ($Z=1\Omega$ 고정)

Fig. 2. Trade-off between total loss (P_{total}) and balancing time (t_{bal}) vs. inductance under $Z=1\Omega$.

4. 결 론

본 논문에서는 양방향 Ćuk 컨버터 기반 셀 밸런싱 회로에서 인덕턴스 변화에 따른 손실-밸런싱 시간 Trade-off를 분석하였다. 시뮬레이션 결과, 인덕턴스 증가 시 전체 손실은 감소하였으나 밸런싱 시간은 증가하는 상반 관계가 확인되었다. 또한 요구 밸런싱 시간 조건을 만족하는 최소 손실 설계점을 도출함으로써 수동소자 설계를 위한 정량적 기준을 제시하였다. 향후 실험 검증을 통해 제안 기법의 유효성을 검증할 예정이다.

이 논문은 ○○대학교의 연구비 지원에 의하여 연구되었음

참 고 문 헌

- [1] M. Daowd, N. Omar, P. Van Den Bossche, and J. Van Mierlo, "Passive and Active Battery Balancing Comparison Based on MATLAB Simulation," in Proc. IEEE VPPC, 2011, pp. 1–7.
- [2] Y. S. Lee, C. Y. Duh, G. T. Chen, and S. C. Yang, "Battery Equalization Using Bi-directional Ćuk Converter in DCVM Operation," in Proc. IEEE PESC, 2005, pp. 765–771.
- [3] Q. Ouyang, J. Chen, C. Xu, and H. Su, "Cell Balancing Control for Serially Connected Lithium-Ion Batteries," in Proc. ACC, 2016, pp. 3095–3100.
- [4] X. Hu, S. Li, and H. Peng, "A Comparative Study of Equivalent Circuit Models for Li-ion Batteries," J. Power Sources, vol. 198, pp. 359–367, 2012.

양방향 Ćuk 컨버터 기반 배터리 셀 밸런싱 회로의 손실-밸런싱 시간 Trade-off 분석

안승준*, 최성진**

울산대학교 대학원 전기전자컴퓨터공학과

*mrasjn01@gmail.com, **sjchoi@ulsan.ac.kr

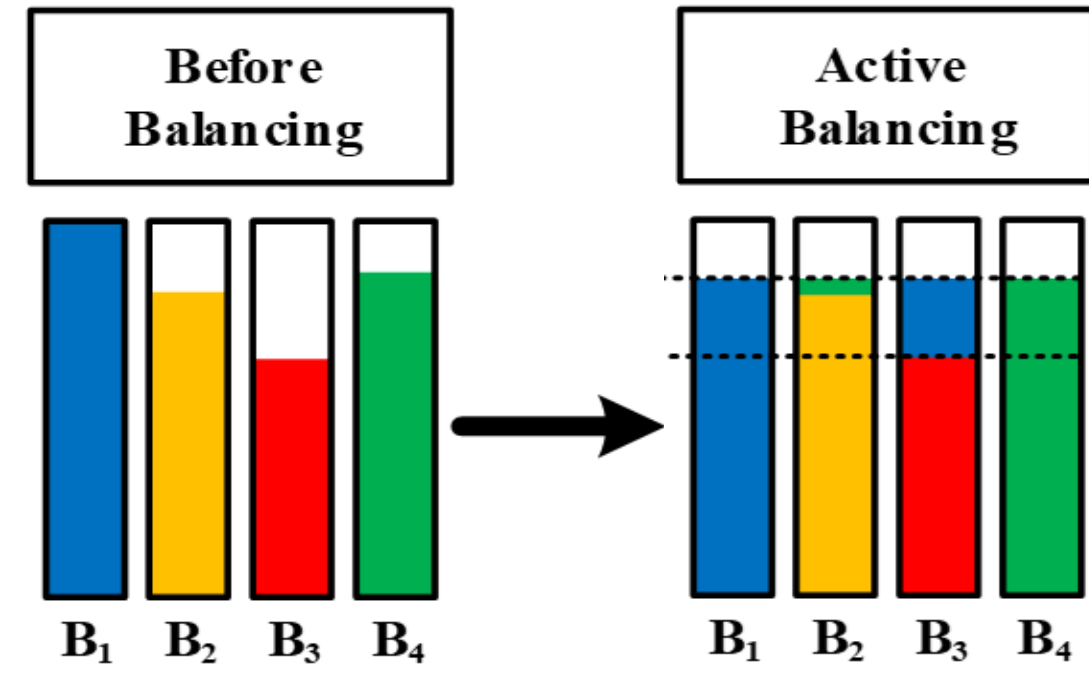
1. 서론

❖ 직렬 연결된 리튬이온 셀은 **전압 불균형**이 발생하여 가용 용량과 수명을 저하시키므로 **능동 셀 밸런싱**이 요구됨

❖ 양방향 Ćuk 밸런서: 캐패시터를 매개로 하되, 인덕터를 이용하여 비교적 일정한 전류를 배터리에서 충방전 하여 밸런싱 동작

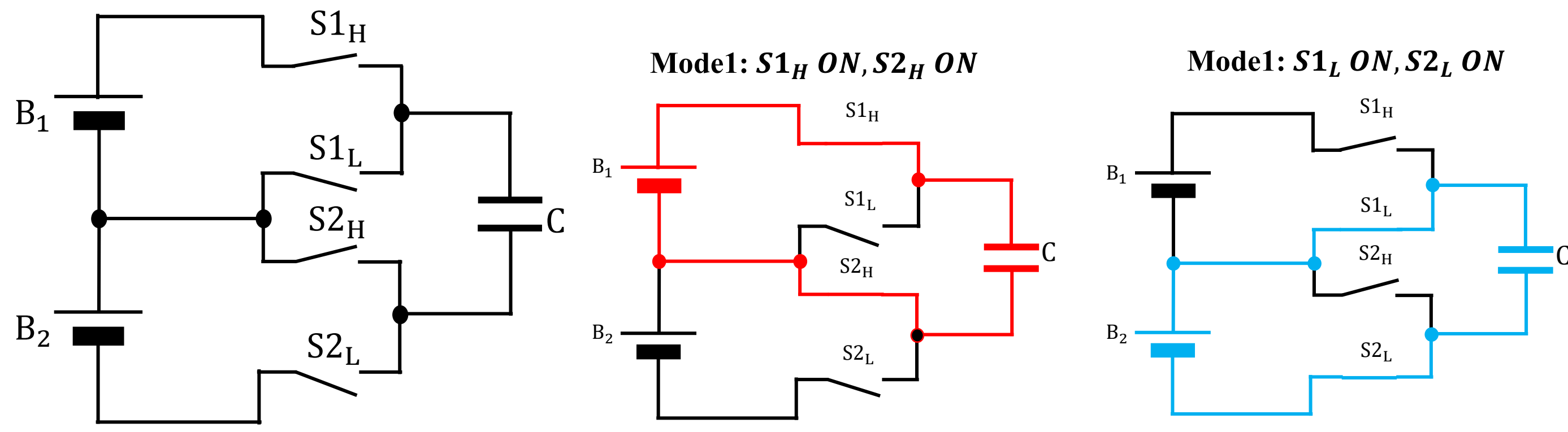
❖ 스위치드캐패시터(SC) 밸런서: 캐패시터를 매개로 펄스형 전류를 배터리에 충방전하는 가장 단순한 능동형 토폴로지 중 하나로 능동 밸런싱 동작의 평가 기준으로 채택

❖ 스위치드캐패시터 밸런서와의 비교를 통해 Ćuk 밸런서의 전력 손실-밸런싱 시간 trade-off를 도출하고, 이를 최적 설계에 활용하고자 함.



2. 회로 구성 및 동작 원리

2.1 스위치드 캐패시터 (SC) 기반 셀 밸런싱



Switched Capacitor 기반 셀 밸런싱 회로 및 동작모드 분석

❖ 동작 원리: C_e 가 f_s 주파수($D = 0.5$)로 B_1 과 B_2 에 번갈아 병렬 연결 → 고전압에서 저전압 셀로 전하 이동

❖ 밸런싱 전류가 전압차에 비례하여 평형 도달($\Delta v \rightarrow 0$)에서 전하 전달 감속 → 식 (1),(2) 도출

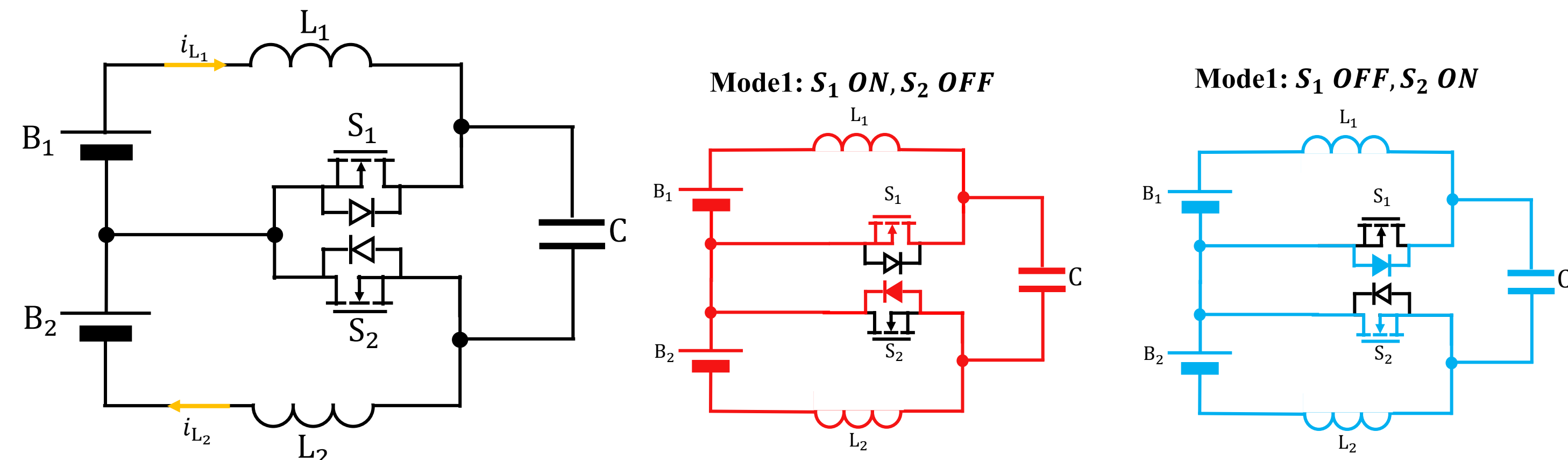
❖ 에너지 보존 법칙으로 인한 손실-밸런싱 시간 Trade-off 관계 도출

$$\text{한 주기: } \Delta Q_{cyc} = C_e \Delta v \rightarrow I_{avg} = f_s \Delta Q_{cyc} = f_s C_e \Delta v \\ \rightarrow R_{eq} = \frac{\Delta v}{I_{avg}} = \frac{1}{f_s C_e} \quad (1)$$

$$P_{loss} = 2I_{rms}^2 R_{loop} = I_{avg} \Delta v = f_s C_e \Delta v^2 \quad (2)$$

$$t_{bal} = \frac{Q_{tr}}{I_{avg}} \rightarrow P_{loss} t_{bal} = Q_{transfer} \Delta v \quad (3)$$

2.2 Ćuk 컨버터 기반 셀 밸런싱



양방향 Ćuk 컨버터 기반 셀 밸런싱 회로 및 동작모드 분석

❖ 동작 원리: S_1, S_2 상보 스위칭 → 매 주기 C_e 로 $B_1 \rightarrow B_2$ 에너지 이동

❖ 인덕터에는 연속(CCM) 삼각파 전류, 전달률은 듀티 D로 결정 → 식 (4) 도출

❖ 인덕턴스 감소 시 전체 손실은 증가하였으나 밸런싱 시간은 감소하는 상반 관계 확인

$$S_1 \text{ ON 동안 인덕터 전압 } v_L = v_B \text{ 일정} \\ \frac{di_L}{dt} = \frac{v_B}{L_e} \rightarrow \Delta i_L = \frac{Dv_B}{f_s L_e} \quad (4)$$

$$I_{rms}^2 = I_{avg}^2 + \frac{\Delta i_L^2}{12}$$

$$P_{loss} = I_{rms}^2 R_{dc} = I_{avg}^2 R_{dc} \left(1 + \frac{r^2}{12}\right), \quad r = \frac{\Delta i_L}{I_{avg}} \quad (\Delta v = \Delta V_0 \text{ 기준})$$

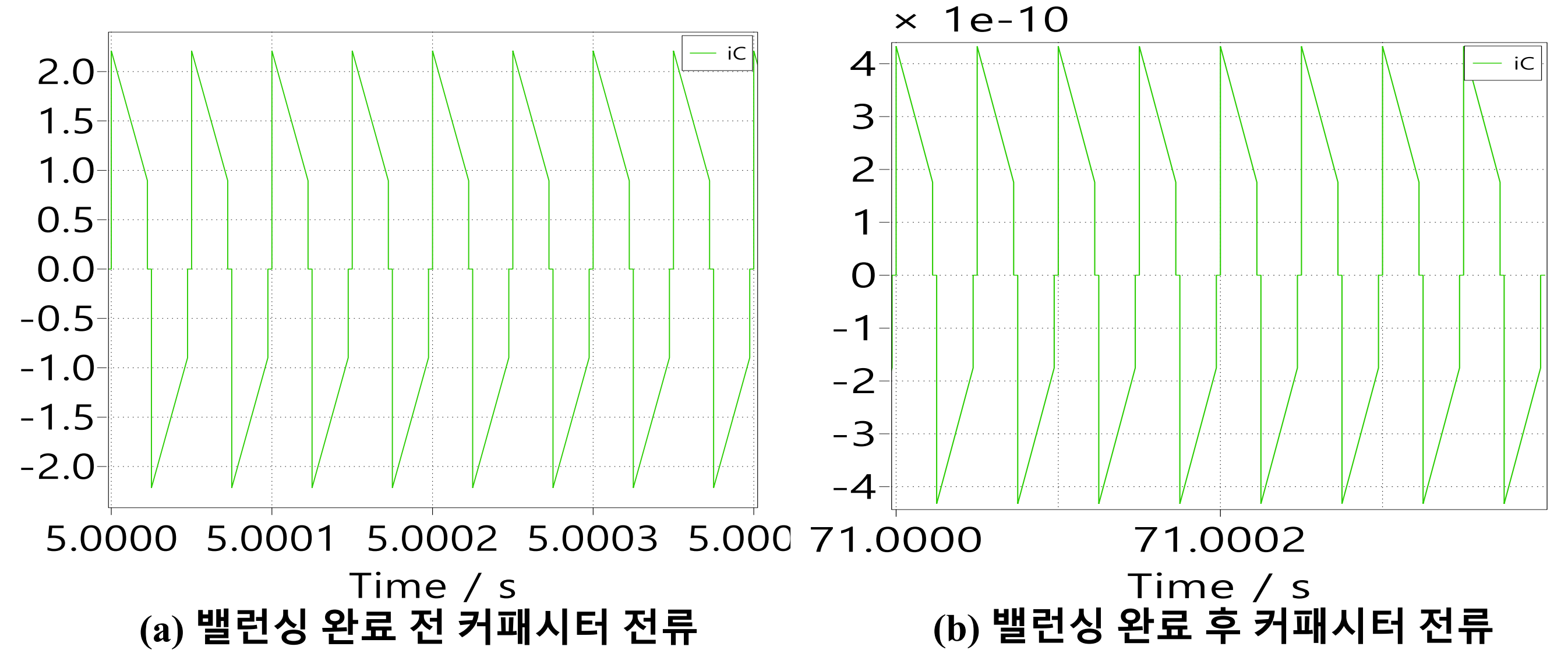
$$P_{loss} \propto \left(\frac{1}{L_e}\right)^2 \rightarrow \therefore L_e \downarrow, P_{loss} \uparrow, t_{bal} \downarrow$$

3. 시뮬레이션 파형 분석

표 1. 시뮬레이션 조건 (PLECS).

파라미터	값
배터리 용량	93.1 mAh (가속 시뮬레이션을 위해 축소)
직렬 셀 수	2 (B_1, B_2)
배터리 Thévenin 모델 내부 저항 R_0	$R_{B1}, R_{B2} = 80.8 \text{ m}\Omega$
스위칭 주파수	$f_s = 20 \text{ kHz}, \quad D = 0.5$
Ćuk 수동소자	$L_{e1} = L_{e2} = 100 \mu\text{H}, \quad C_e = 470 \mu\text{F}$
SC 수동소자	$C_e = 4400 \mu\text{F}$
비이상적 요소	이상적 스위치, 소자

3.1 SC 밸런서 파형 분석



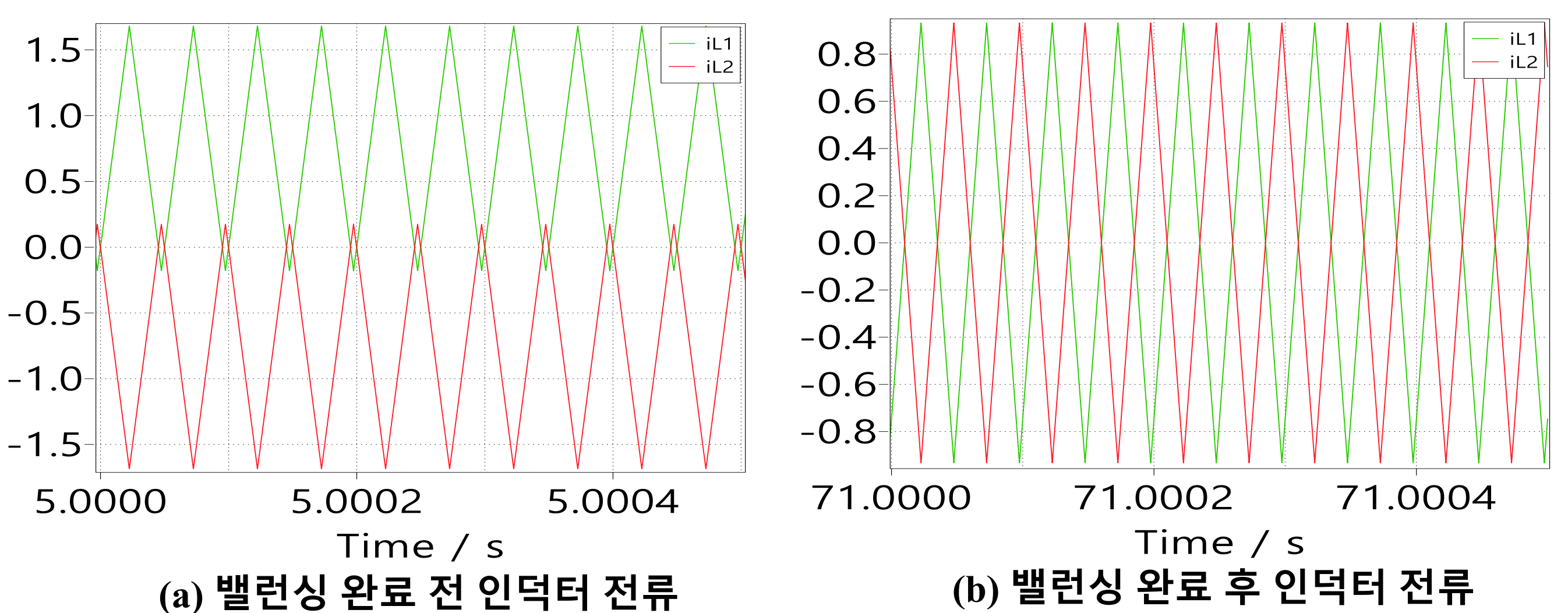
(a) 밸런싱 완료 전 커패시터 전류

(b) 밸런싱 완료 후 커패시터 전류

❖ 식 (1),(2) 확인: 커패시터 전류가 임펄스성 지수 펄스로 매 반주기 완전 정착

❖ 전류 피크 $\approx 2 \text{ A} \rightarrow$ 피크/평균 $\gg 1$ 의 임펄스 특성 확인

3.2 Ćuk 밸런서 파형 분석



(a) 밸런싱 완료 전 인덕터 전류

(b) 밸런싱 완료 후 인덕터 전류

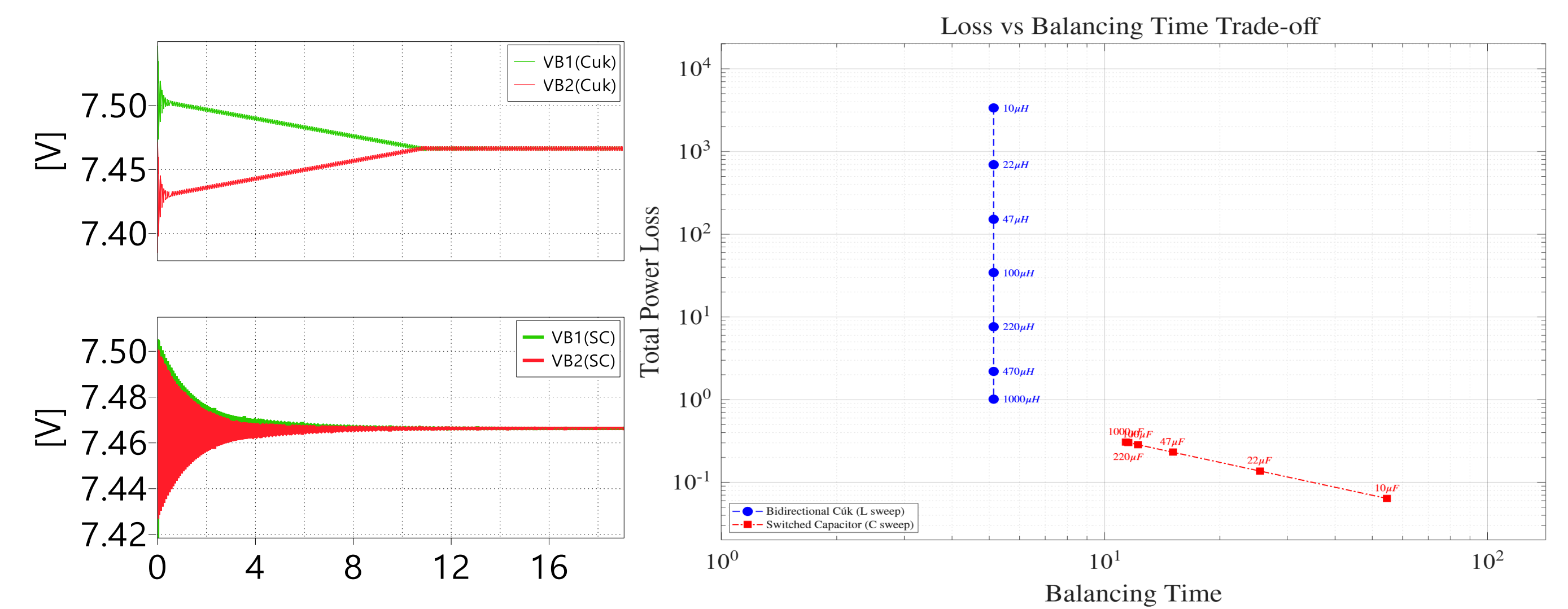
❖ 식 (3) 확인: 인덕터 전류 리플 $\Delta i_L \approx 1.9 \text{ A pk to pk}$

→ 이론값 $\Delta i_L = \frac{0.5 \times 7.46}{20 \text{ k} \times 100 \mu} \approx 1.87 \text{ A}$ 와 오차가 2% 미만으로 일치

❖ 배터리 전류 i_{B1}/i_{B2} 가 연속 및 상보 삼각파

→ 낮은 피크 스트레스로 매 주기 전하 이동

3.3 셀 전압 수렴 및 손실-밸런싱 시간 Trade-off 관계



❖ 초기 전압 불균형을 갖는 두 셀은 시간 경과에 따라 동일한 전압으로 수렴하여 두 토폴로지 모두 안정적인 셀 밸런싱 동작을 수행함을 확인

❖ Ćuk 밸런서는 넓은 손실 범위에 걸쳐 빠른 밸런싱을 제공하는 반면, SC 밸런서는 손실이 낮지만 느린 밸런싱을 제공함

4. 결론

❖ SC와 Bidirectional Ćuk 셀 밸런서의 손실과 밸런싱 시간을 비교하여 두 토폴로지의 설계 Trade-off를 정량적으로 분석

❖ 특히 Ćuk 컨버터는 인덕턴스 변화에 따른 손실과 밸런싱 시간의 상충관계를 확인하였으며 설계 기준을 제시

❖ 본 결과는 요구 밸런싱 시간에 따른 토폴로지 선택 및 수동소자 최적 설계를 위한 설계 기준으로 활용될 수 있으며, 향후 다중 셀 하드웨어 시스템으로 확장하여 검증할 예정